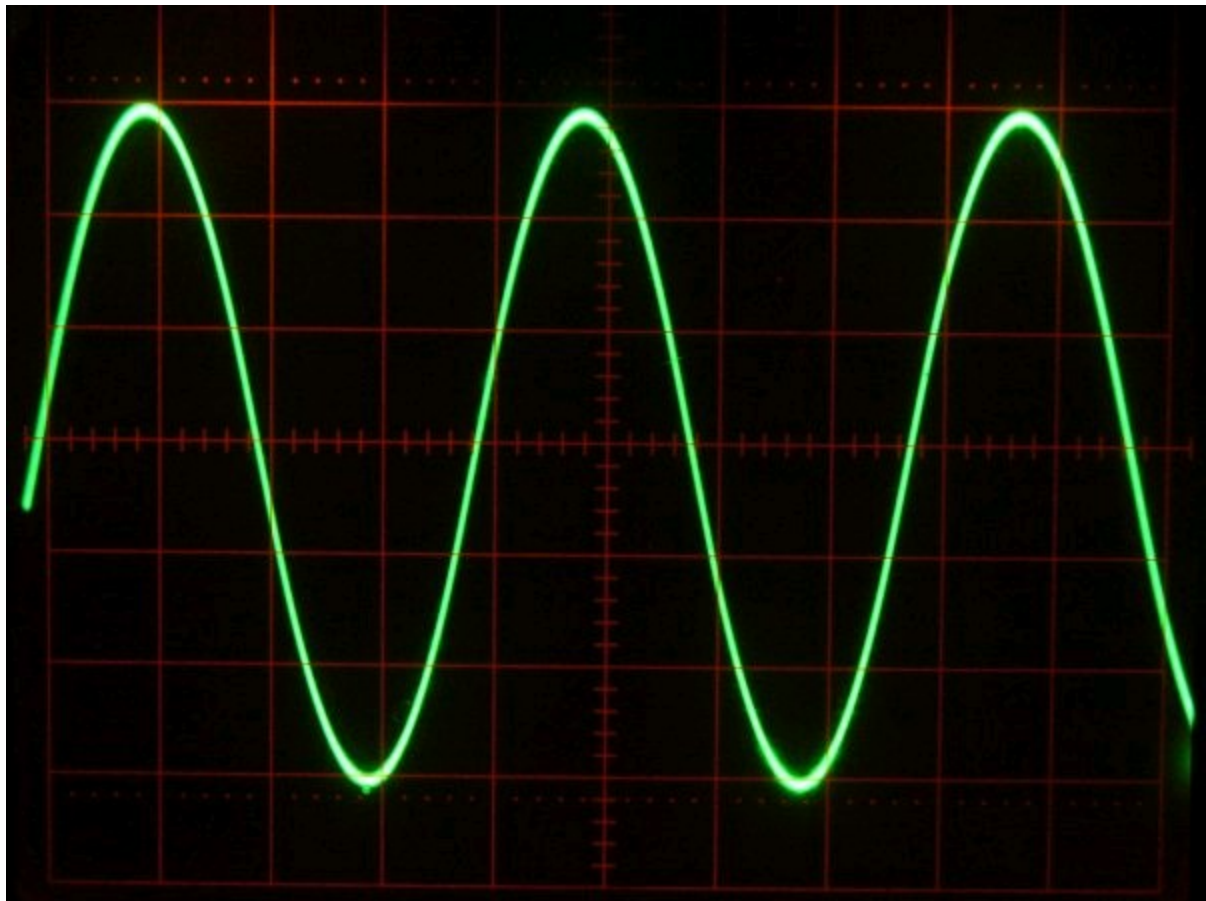


Low Cost PCI Digital-Scope

Modulübergreifende Arbeit



Projekt Homepage:

Autoren:

e-mail:

Dozenten:

<http://code.google.com/p/lcpd-scope/>

T. Kurmann, R. Woodtli, S. Eichenberger

kurmt1@bfh.ch, woodr1@bfh.ch, eichs2@bfh.ch

R. Weber, I. Oesch, D. Lanz, R. Brun

Inhaltsverzeichnis

Einführung.....	3
Hardware.....	3
Raggedstone Spartan 3-E PCI Development Board.....	3
Intel Atom Motherboard.....	4
Software	4
Ubuntu.....	4
Treiber.....	4
Java User Interface.....	4
Analog.....	5
Übersicht der Speisungen.....	6
Übersicht eines Kanals.....	7
Input.....	8
Voltage-Protection.....	8
AC-DC-Coupling.....	8
Impedanz-Converter.....	8
Verstärkungs- und Dämpfungs- stufen.....	8
Multiplexer.....	8
Offset Anpassung für AD-Wandler.....	8
Impedanz-Converter.....	9
Voltage-Protection.....	9
AD-Converter.....	9
Simulation.....	9
Verstärkung 25.....	10
Verstärkung 5.....	11
Dämpfung 4.....	12
Dämpfung 20.....	13
Vergleich Simulation / Messung.....	14
Rippelmessung.....	15
Verbesserungen.....	16
Fazit.....	17

Einführung

Als Teil einer fachübergreifenden Projektarbeit wurde das Low Cost PCI Digital-Scope (LCPD-Scope) ins Leben gerufen. Das Ziel dieser Arbeit ist es, ein Oszilloskop mit einer Bandbreite von 20MHz zu entwickeln. Die Daten sollen an jedem beliebigen Computer erfasst werden können. Deshalb entschieden wir uns für eine PCI-Karte mit einem FPGA darauf. Auf diese Karte wird ein weiterer Print mit einem A/D-Wandler gesteckt.

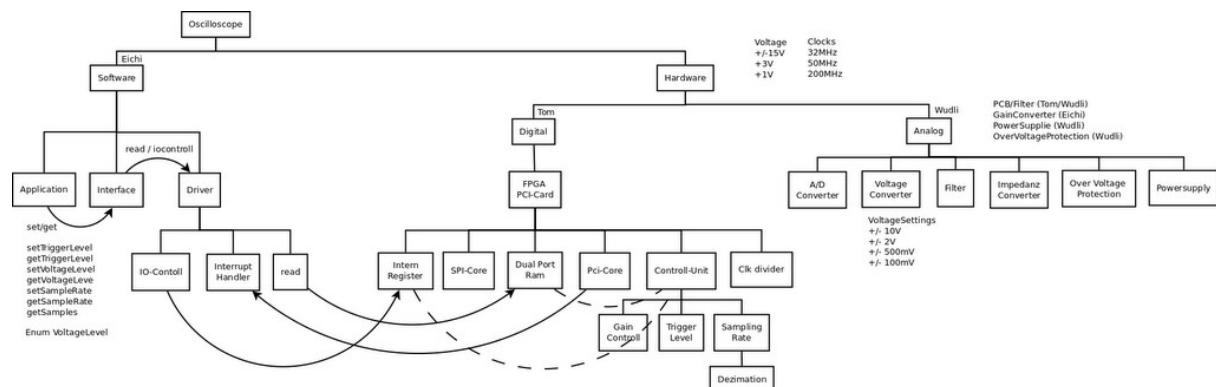


Abbildung 1: Projektübersicht

Hardware

Raggedstone Spartan 3-E PCI Development Board

Wir entschieden uns, um den Hardwareaufwand nicht noch mehr zu erhöhen, ein Board von der Firma Enterpoint (<http://www.enterpoint.co.uk/>) zu benutzen. Das Board besteht aus einem Spartan 3-E (XC3S400) und mehreren Peripherieausgängen.

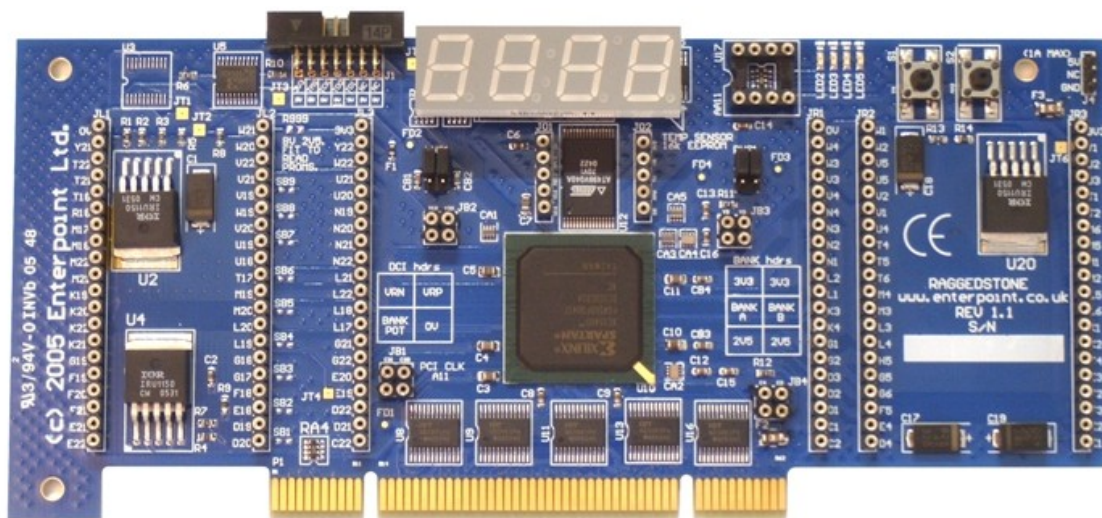


Abbildung 2: Raggedstone Spartan 3-E PCI Development Board

Weitere Informationen findet man unter:

<http://www.enterpoint.co.uk/moelbryn/raggedstone1.html>

Intel Atom Motherboard

Die PCI Karte alleine reicht noch nicht ganz für ein Oszilloskop. Damit der Anwender die A/D Werte sinnvoll weiterverwenden kann, müssen sie visualisiert werden. Diese Aufgabe übernimmt das Motherboard, basierend auf einer Intel Atom CPU (Intel NM10 Express). Auf dem Rechner läuft Ubuntu Linux 10.04 mit Kernel Version 2.6.32-16.

Software

Ubuntu

Wir wählten als Betriebssystem das neue Ubuntu 10.04 mit der Kernel Version 2.6.32-16. Dies gibt uns einen einigermaßen sinnvolle Mischung aus Stabilität und neue Kernel Versionen. Ubuntu bietet zusätzlich eine schöne graphische Oberfläche (Gnome) um unser Java User-Space Programm zu implementieren.

Treiber

Der Treiber wurde im Modul Embedded Linux geschrieben. Es Existiert dazu eine Eigene Dokumentation.

Java User Interface

Um das Oszilloskop auf dem Computer zu bedienen, wird im Modul Informatik 4 eine Java Applikation geschrieben, welche über Ethernet mit einem Server kommuniziert. Der Server kommuniziert, dann mit dem Linux Treiber. Der Server wird benötigt, da Java nicht auf die Hardware zugreifen kann.

Analog

Im Modul Elektronik 4 wurde im Analogteil, die Schaltung welche mit der PCI Karte Kommuniziert gefertigt (siehe Abbildung 3 und Abbildung 4).

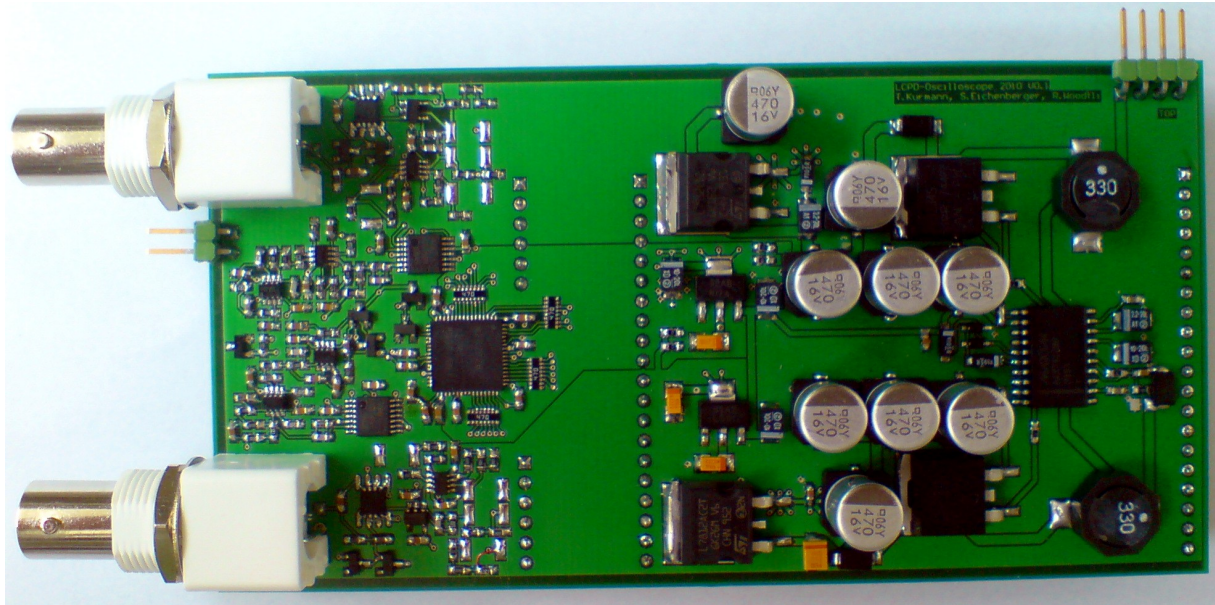


Abbildung 3: Bestückter Prototyp

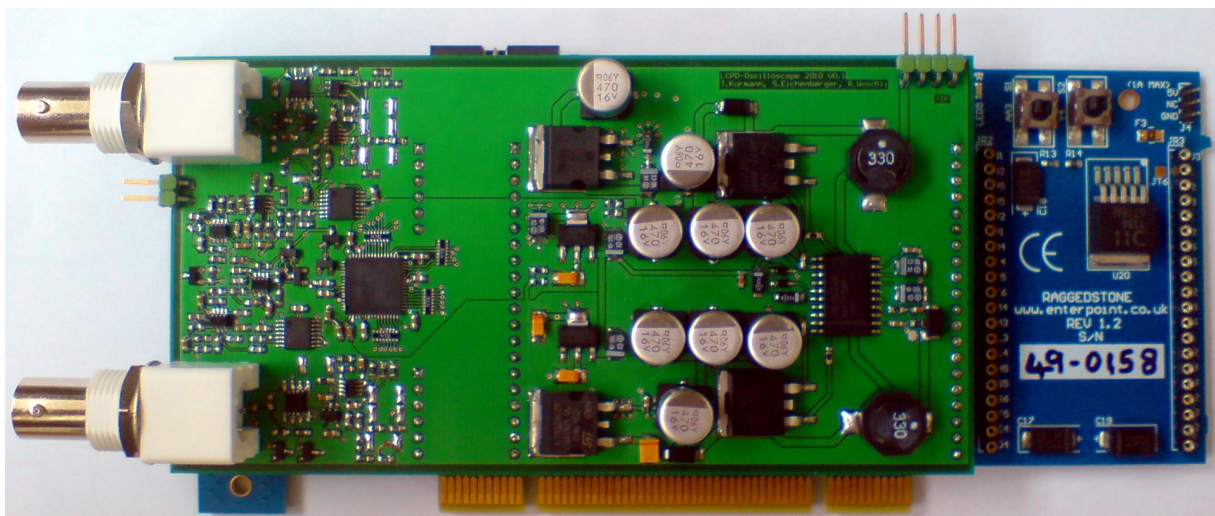


Abbildung 4: Prototyp mit PCI-Karte

Die Schaltung besteht aus zwei Kanälen und Speisungen.

Die Speisungen bestehen aus Linearreglern, einer Z-Diode und einem Schaltregler. Die Schaltung des Reglers wurde vom Datenblatt übernommen. Da nicht alle angegebenen Bauelemente bei Farnell oder Distrelec gefunden wurden oder zu Teuer waren, setzten wir gleichwertige Ersatztypen ein.

Die Eingangsstufe wurde zuerst mit Active Filter Designe Application von Texas Instruments entworfen und dann in LTSpice Simuliert.

Danach wurde von uns ein Prototyp hergestellt. Das Layout machten wir auf vier Lagen, da wir Digitale und Analoge Signale sauber voneinander trennen mussten. Wir bestellten drei Leiterplatten, bei der Ersten bestückten wir nur den Digitalen Teil und die dazu benötigten Linearregler, damit wir den VHDL Code testen konnten. Auf die zweite Platine bestückten wir den Analogteil für einen Kanal um die Eingangsstufe zu testen und den Frequenzgang zu messen. Bei der Letzten Platine bestückten wir zuerst nur den Schaltregler. Danach bestückten wir einen Leiterplatte komplett um einen gesamten Prototyp zu erstellen.

Übersicht der Speisungen

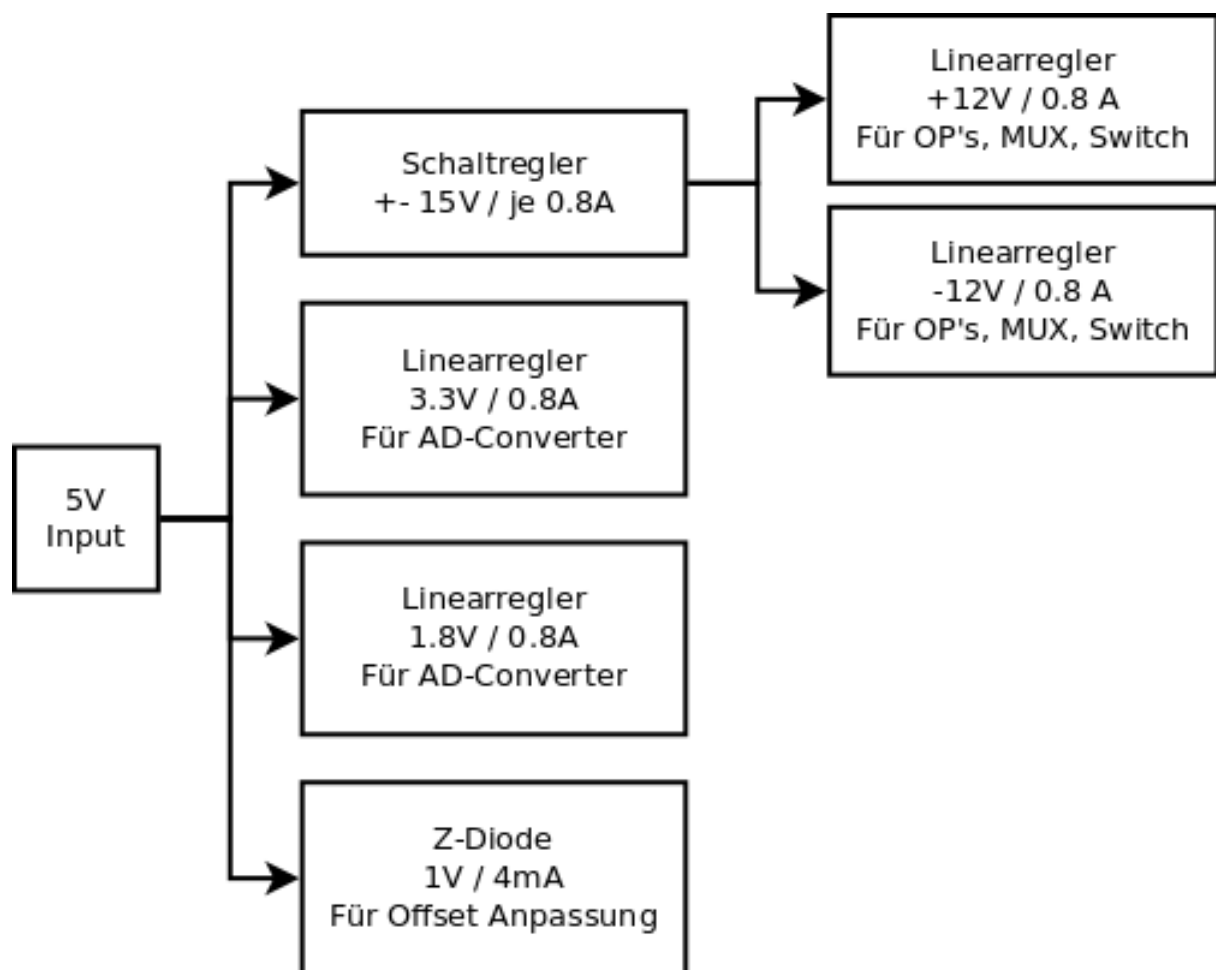


Abbildung 5: Übersicht der Speisungen

Übersicht eines Kanals

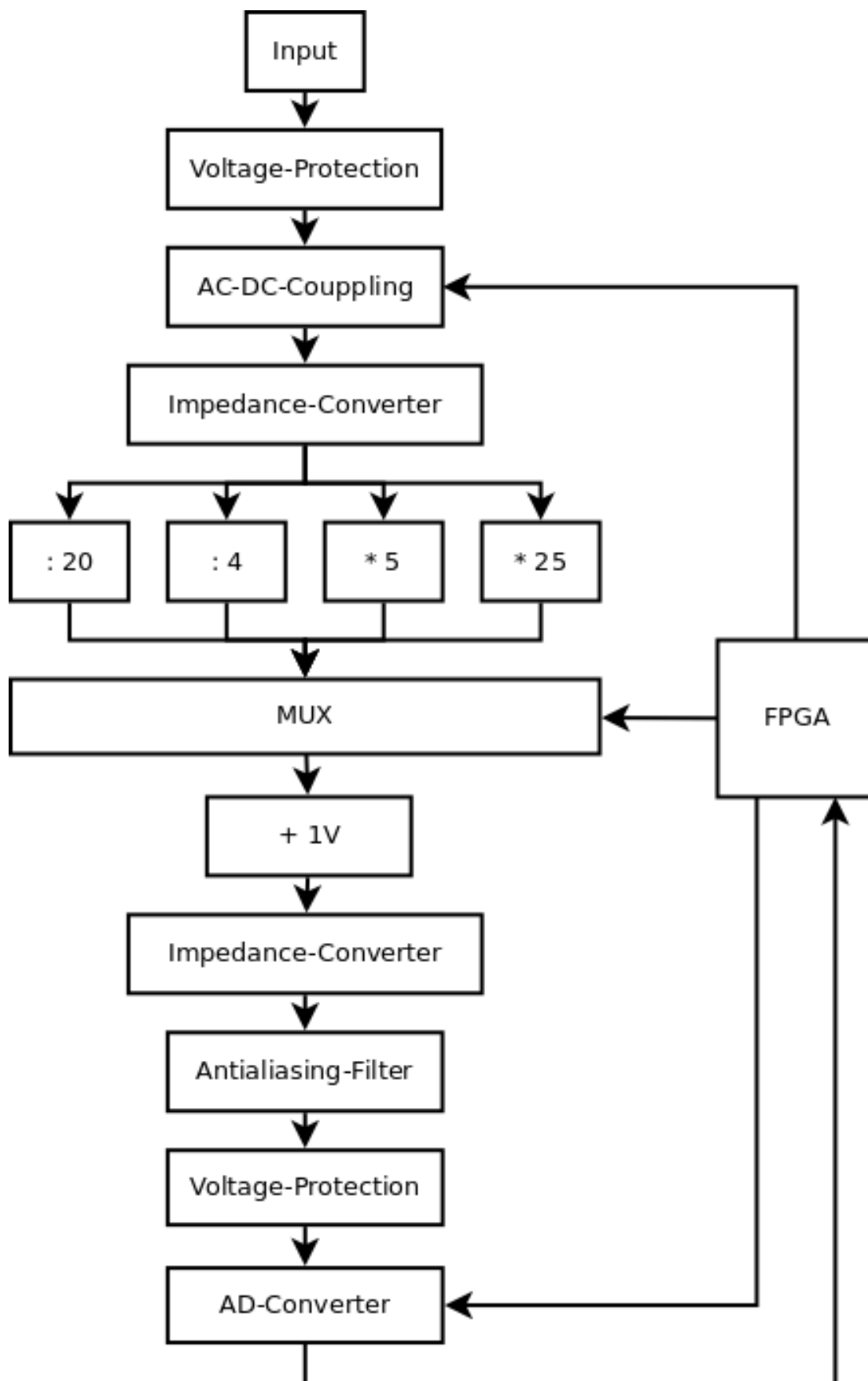


Abbildung 6: Übersicht Analog

Input

Die Eingangsimpedanz ist $1'000'000\Omega$ und besteht aus $1M\Omega$ Parallel zu $13pF$. Die $13pF$ sind dazu da, dass man den Eingang mit einer Sonde abgleichen kann.

(R40, C68 / R14, C51)

Voltage-Protection

Die Maximale Eingangsspannung an der BNC Buchse ist $\pm 10V$ und wird durch zwei Shottky-Dioden gegen $\pm 12V$ geschützt.

(D8, D12 / D6, D10)

AC-DC-Coupling

Mit einem Digitalen Signal der PCI-Karte kann über einen Analog-switch für eine AC Messung eine Kapazität in Serie geschaltet werden, welche den DC Anteil des Signales heraus filtert.

(U19, C76 / U18, C75)

Impedanz-Converter

Nun folgt ein Impedanzwandler welcher dafür sorgt, dass nur die Eingangsimpedanz die zumessende Schaltung belastet.

(U12 / U8)

Verstärkungs- und Dämpfungs- stufen

Nun werden vier Signale mit unterschiedlicher Verstärkung oder Dämpfung aus dem Eingangssignal generiert.

out1_A/B wird zweimal mit Faktor 5 Verstärkt.

out2_A/B wird einmal mit Faktor 5 Verstärkt.

out3_A/B wird über ein Spannungsteiler mit Faktor 4 gedämpft.

out4_A/B ist auch ein Spannungsteiler der mit Faktor 20 dämpft.

Multiplexer

Nun wird eines dieser Signale über den Multiplexer weitergeleitet. Welches dieser Signale weitergeleitet werden soll, wird durch die PCI-Karte, respektive durch die Computer Software, mitgeteilt.

(U15 / U16)

Offset Anpassung für AD-Wandler

Nach dem Multiplexer wird dem Signal $1V$ addiert, da der AD-Wandler keine Symmetrische Spannung bezüglich $0V$ verlangt, sondern eine Eingangsspannung von 0 bis $2V$ verlangt. Zusätzlich wird das Signal noch mit dem Faktor 2 Verstärkt, da eine x1 Sonde die Spannung durch zwei dividiert.

(U10A / U14A)

Impedanz-Converter

Vor dem Antialiasing Filter kommt nochmals ein Impedanzwandler, damit das Filter nicht belastet wird.

(U10B / U14B)

Voltage-Protection

Da die maximale Eingangsspannung des AD-Wandlers 0-2V sind, zum Schutz wurden zwei Shottky-Dioden eingesetzt, eine auf 0V und die andere auf die 1.8V Speisung.

(D7, D11 / D13, D9)

AD-Converter

Nun gehen die zwei Eingänge auf den AD-Wandler. Der AD-Wandler wird über SPI konfiguriert, die Daten werden Parallel von der PCI-Karte ausgelesen.

(U17)

Simulation

Die Analoge Eingangsstufe wurde mit LTSpice simuliert. Die Simulationsdaten befinden sich im Projektordner unter: 01_hardware/01_analog/simulationen

Die Frequenzgänge wurden mit einem Network-Analyzer aufgenommen und in einem MatLab File im Projektordner hinterlegt unter:
01_hardware/01_analog/messungen/MatLab

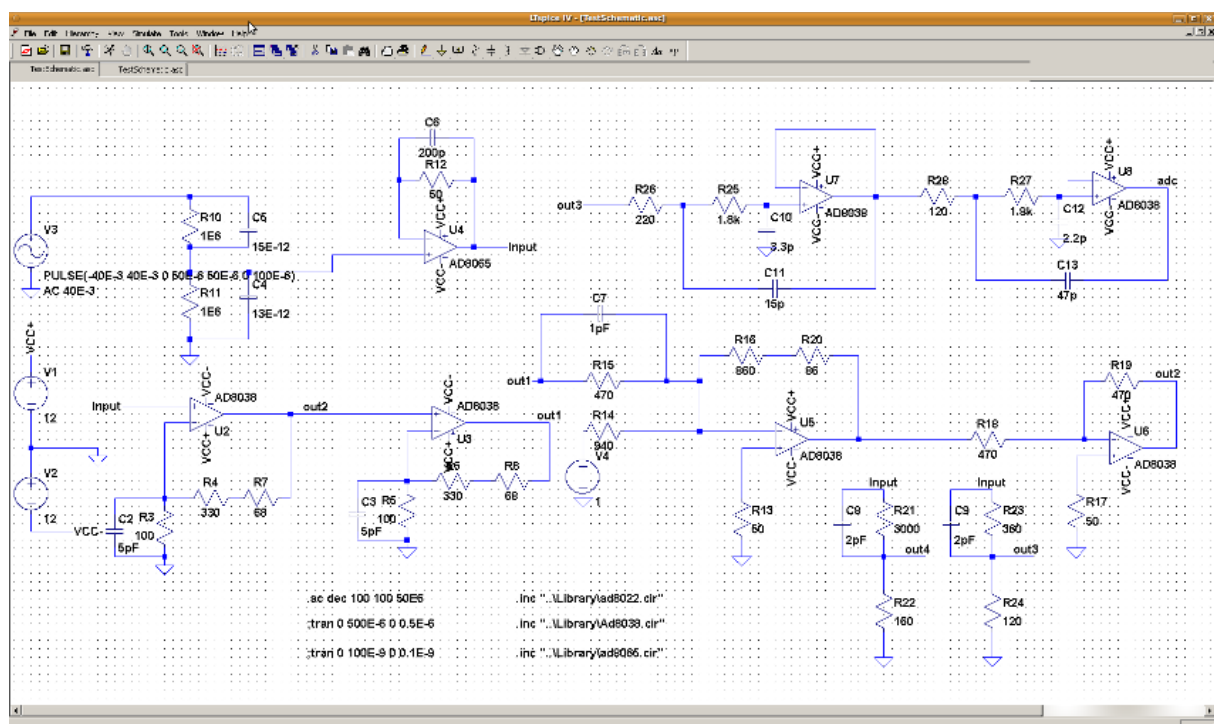


Abbildung 7: Simulation LTSpice

Verstärkung 25

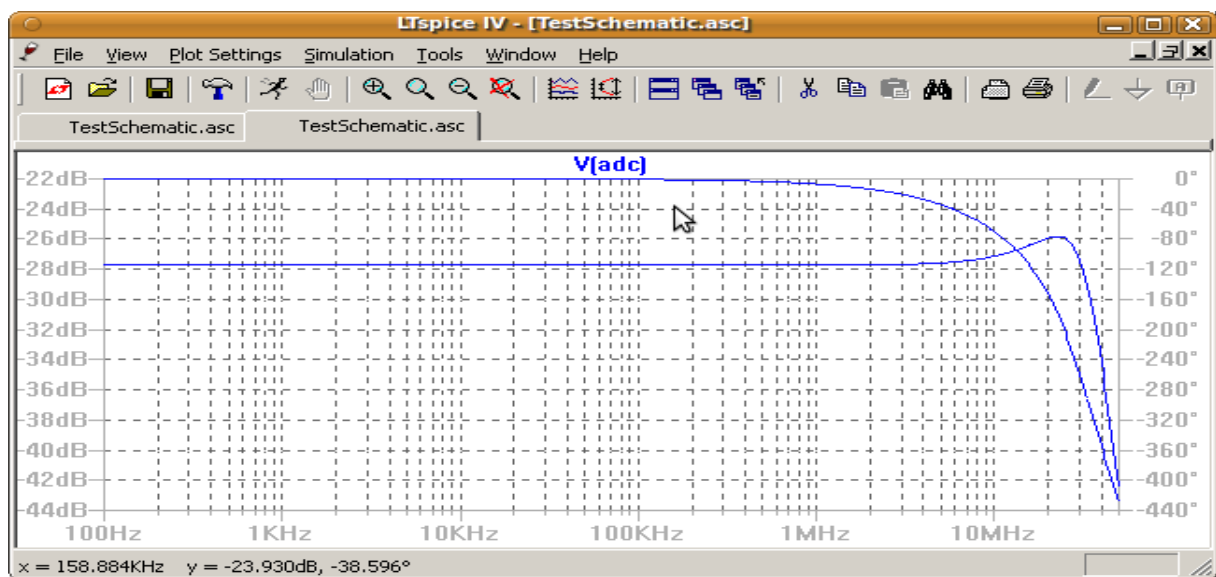


Abbildung 8: LTspice Simulation der Verstärkung 25

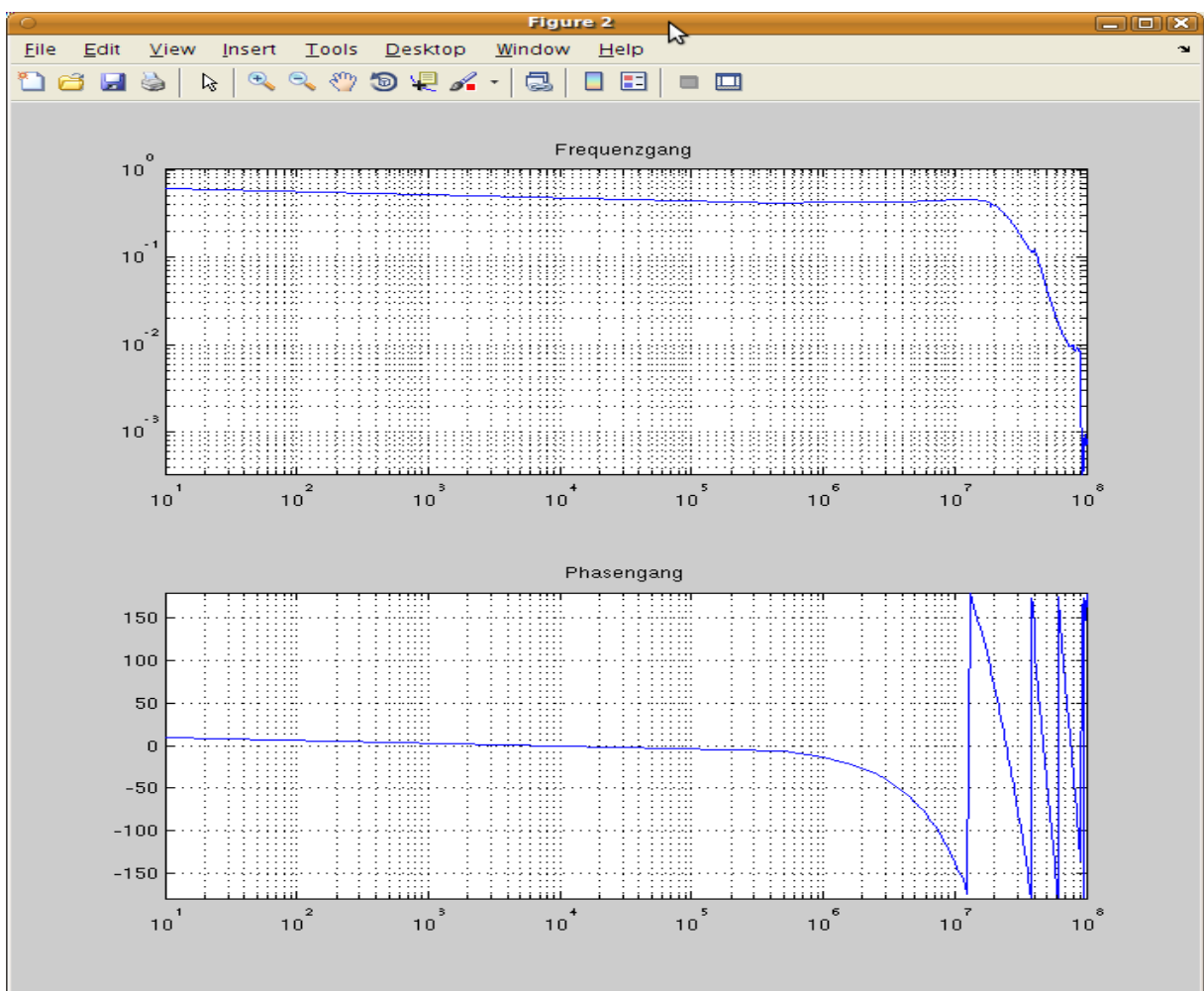


Abbildung 9: Messung der Verstärkung 25

Verstärkung 5

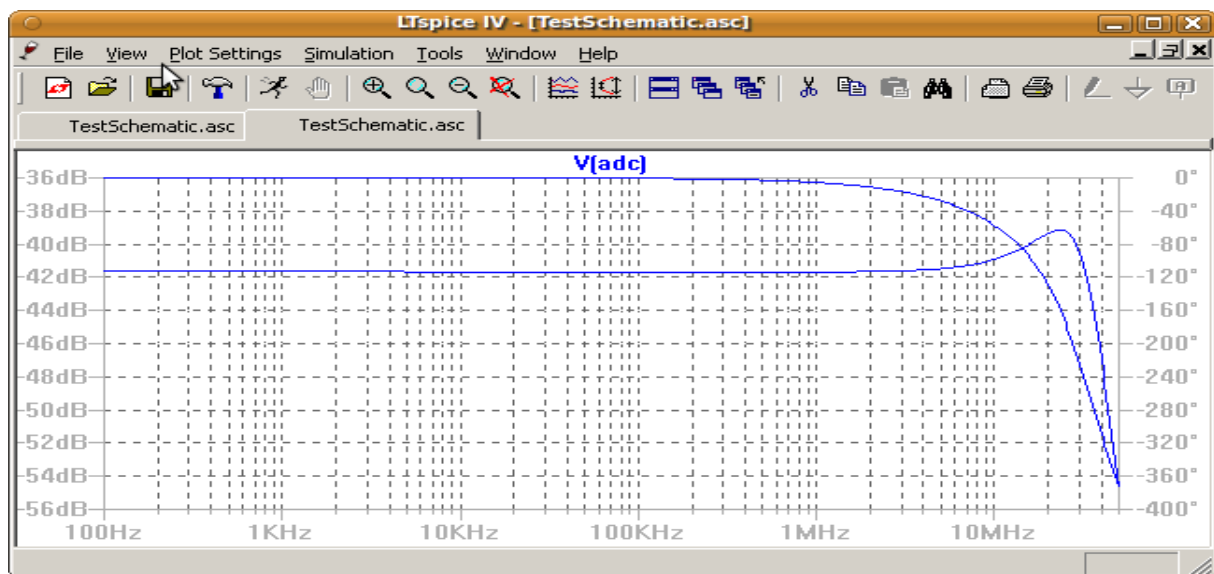


Abbildung 10: LTSpice Simulation der Verstärkung 5

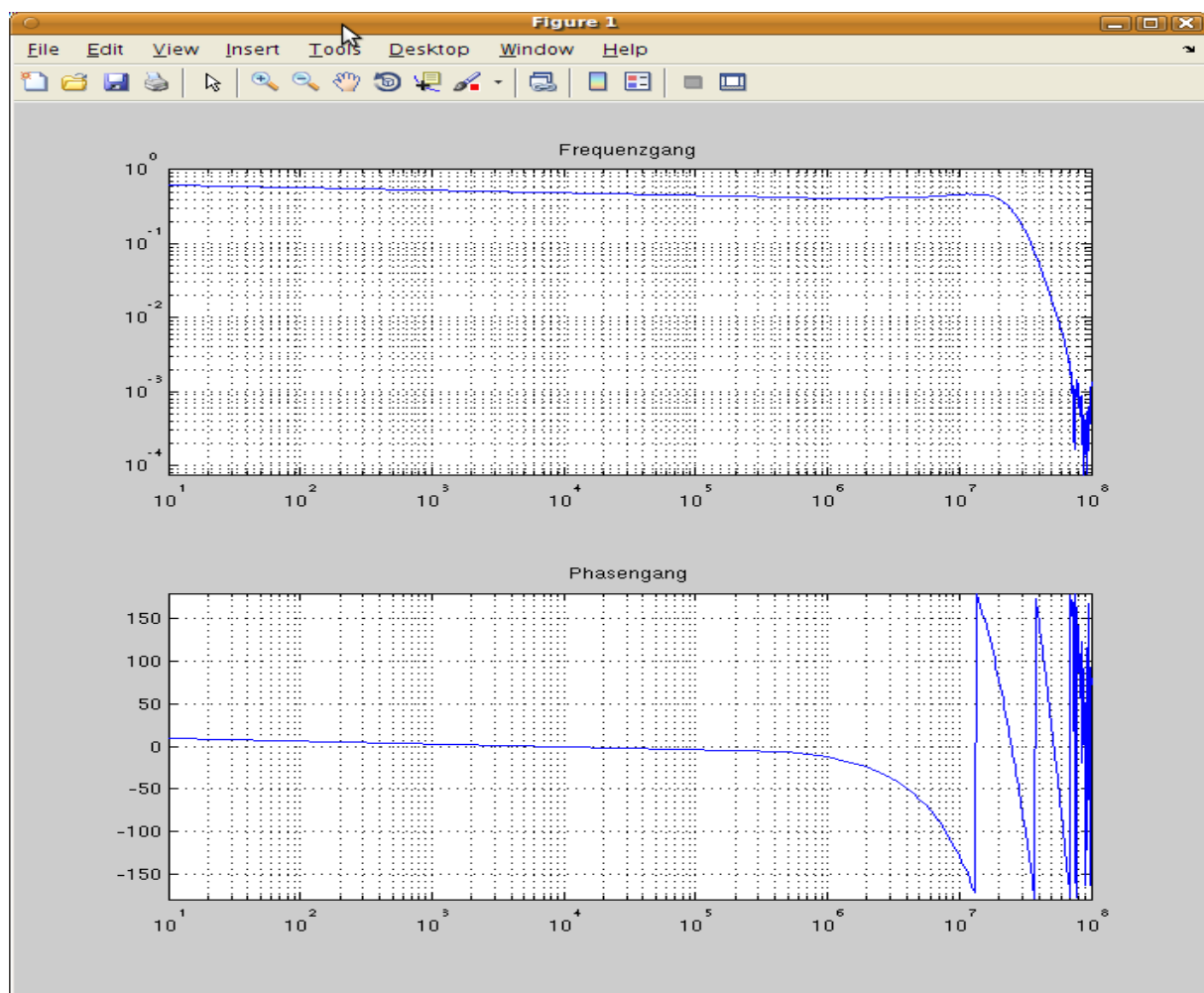


Abbildung 11: Messung der Verstärkung 5

Dämpfung 4

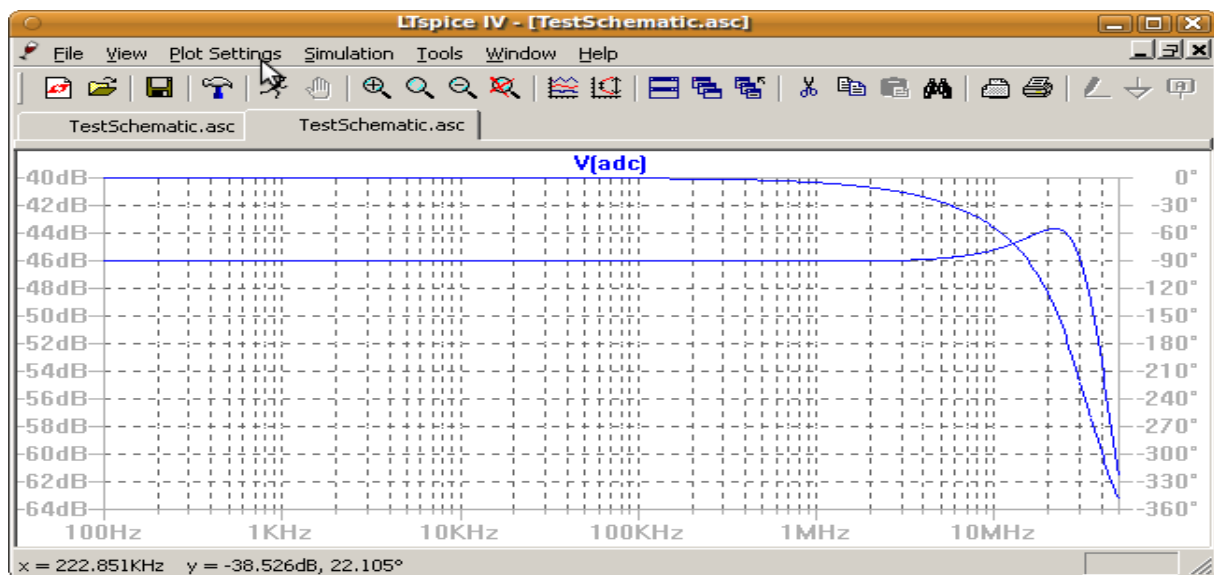


Abbildung 12: LTSpice Simulation der Dämpfung 4

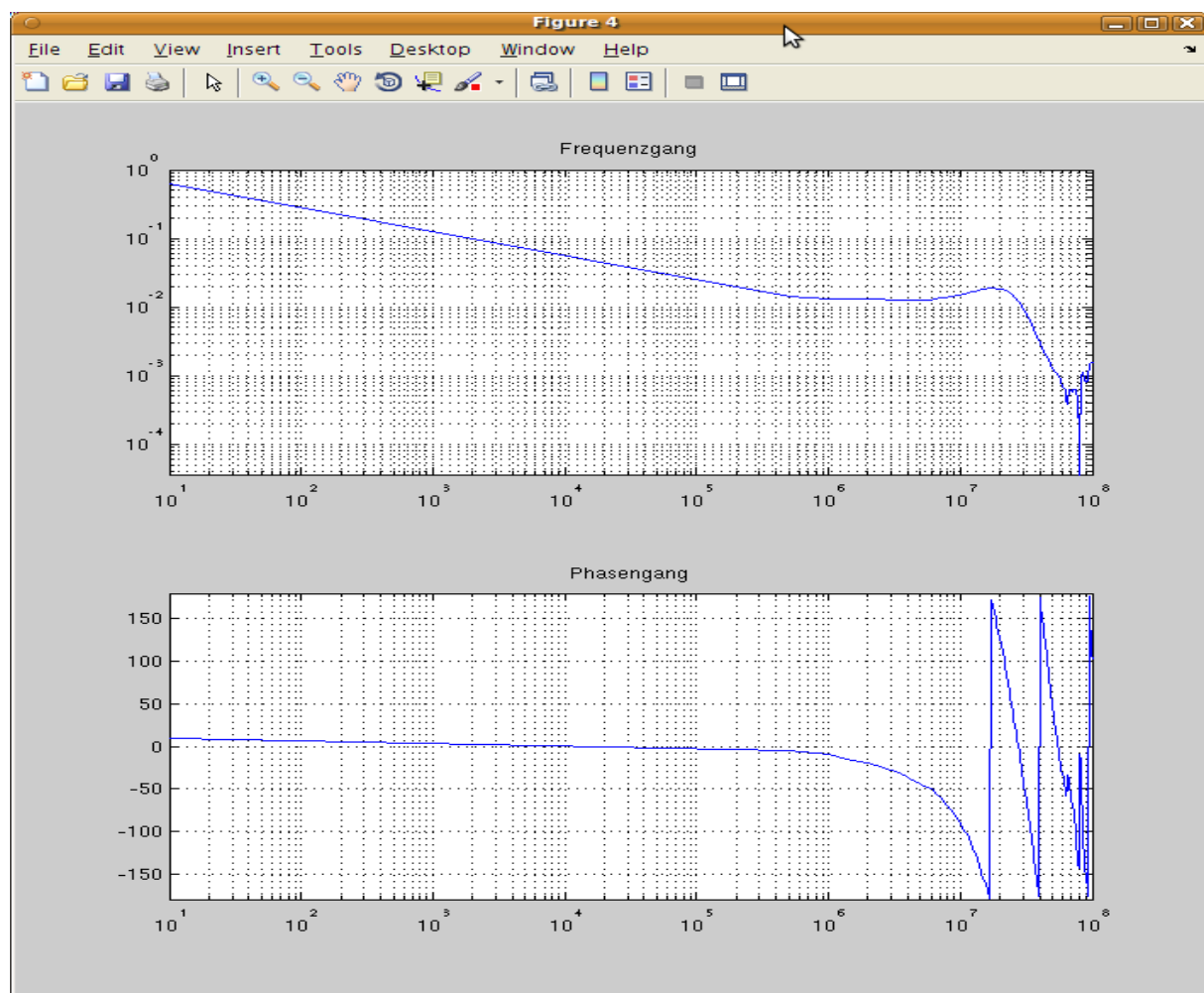


Abbildung 13: Messung der Dämpfung 4

Dämpfung 20

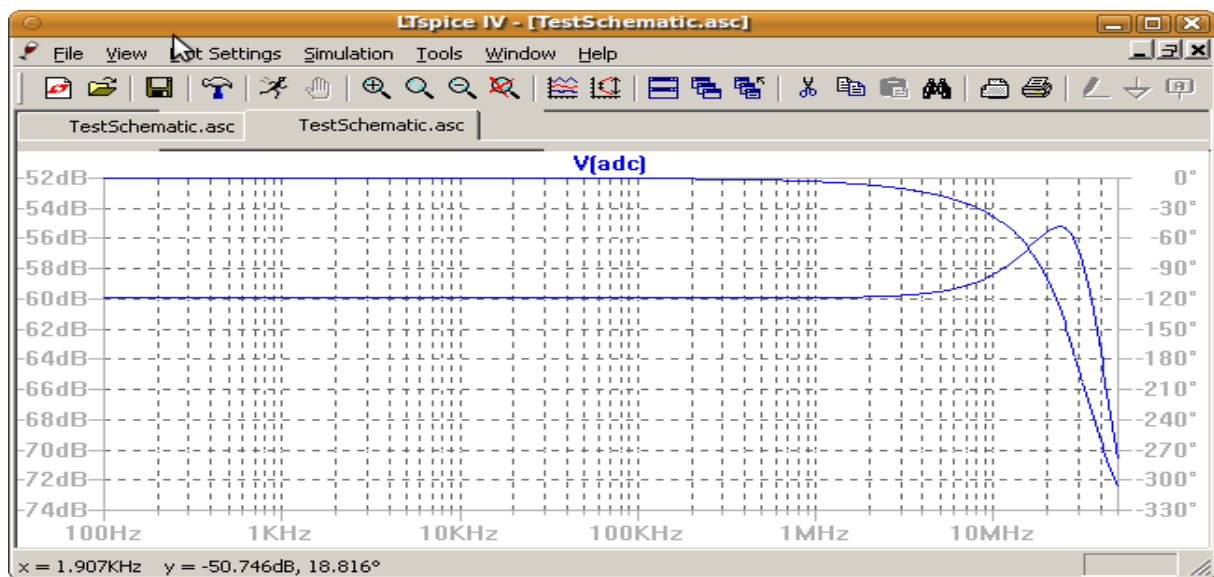


Abbildung 14: LTspice Simulation der Dämpfung 20

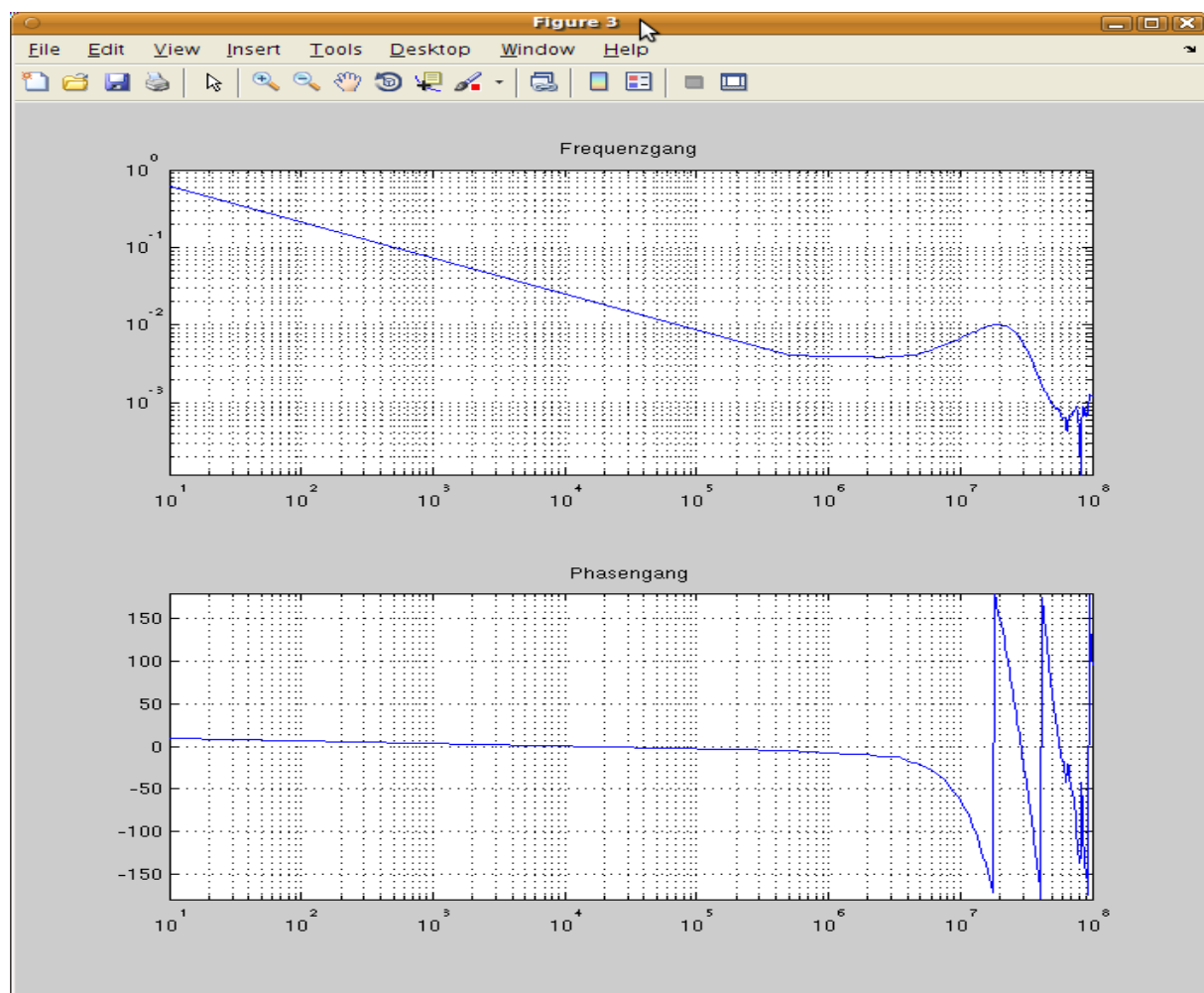


Abbildung 15: Messung der Dämpfung 20

Vergleich Simulation / Messung

Die Frequenzgänge mit Verstärkung 5 und 25 entsprechen der Simulation relativ gut. Die Kondensatoren C60 und C43 des Antialiasing Filters wurden noch von 4.7pF auf 3.3pF angepasst. Mit dieser Änderung hat der Tiefpass ungefähr bei 20MHz -3dB Dämpfung. Die Werte der Dämpfungen sind zwar verschieden, dass hat aber mit den unterschiedlichen Eingangssignalen sowie den Belastungen zu tun. Da der Network-Analyzer 50 Ohm Eingangsimpedanz hat, und wir nicht riskieren wollten, dass ein Opamp kaputt geht, hängten wir einen 1k Ω Widerstand in Serie

Die Frequenzgänge mit Dämpfung 4 und 20 sehen leider sehr schlecht aus. Durch einige Messungen hatten wir festgestellt, dass wir bei den zwei Dämpfungen ein sehr starkes übersprechen haben. Das Übersprechen ist schon bei 1MHz sehr gross, wie Sie in Abbildung 16 sehen können. CH1 ist das Eingangssignal, CH2 das Ausgangssignal das auf den AD-Wandler geht und CH3 ist das Ausgangssignal nach den zwei Verstärker stufen. Das Übersprechen kommt daher, dass wir auch mit den Verstärkten Signalen auf den Multiplexer gehen, welche aber dann bei grösseren Eingangssignalen voll am Anschlag sind und beim Nulldurchgang des Signales dann von einem Anschlag an den anderen switchen. Je schneller das Signal wird, desto Steiler ist das umschalten zwischen +12V und -12V was zu dem starken Übersprechen führt. Um das Problem zu beheben haben wir verschiedene Ansätze, welche wir aus Zeitgründen nicht verfolgen können.

Variante 1: Wenn man im Dämpfungsmodus arbeitet, schaltet man über einen FET ein C Parallel zum Verstärker Ausgang, was die Steilheit etwas flacher macht.

Variante 2: Wenn man im Dämpfungsmodus arbeitet Schaltet man über zwei FETs pro Kanal den ersten Verstärker aus. Ein FET für die Positive Spannung, der andere für die Negative.

Variante 3: Bei einem Redesigne anstelle des Multiplexer vier getrennte Analog Switchs verwenden.

Variante 4: Da zwei statt vier Verstärkungen und Dämpfungen ausreichen würden, könnte man auch beim Multiplexer versuchen nur am ersten und am letzten Eingang ein Signal zu Speisen.

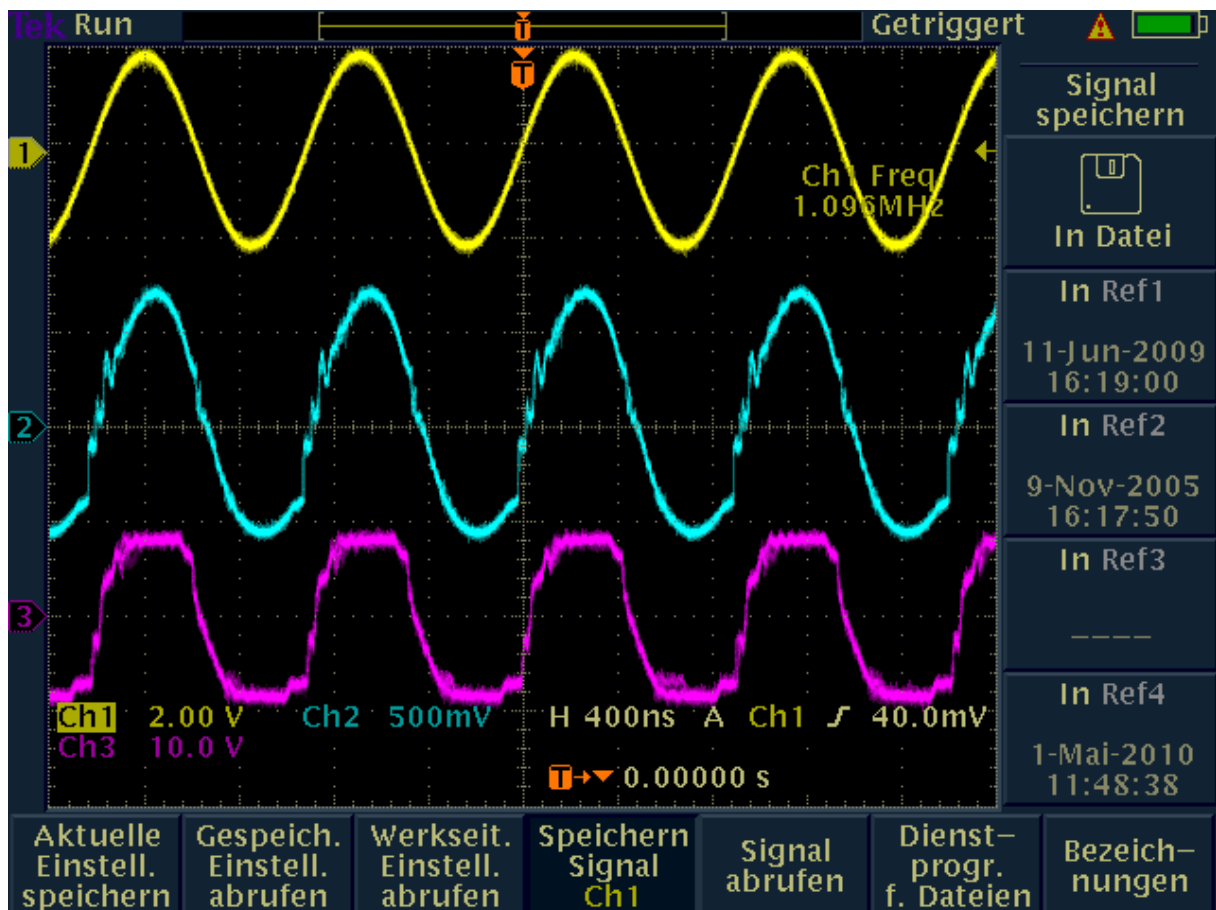


Abbildung 16: Übersprechen bei 1MHz

Rippelmessung

Damit die Spannungen möglichst gut sind, machten wir mit einem Schaltregler aus 5V \pm 15V. Zur Rippel Unterdrückung erzeugten wir dann die gewünschten \pm 12V mit Linearreglern aus den \pm 15V. In Abbildung 17 und Abbildung 18 sieht man den Rippel am Ausgang des Schaltreglers und am Ausgang der Linearregler. Es ist deutlich zusehen, dass die Linearregler ihren Zweck bestens erfüllen. Die Messung wurde auf dem komplett bestückten Prototypen gemessen ohne Eingangssingale an den Kanälen A und B, in diesem Betrieb zieht das Board ca. 600mA der 5V Eingangsspannung.

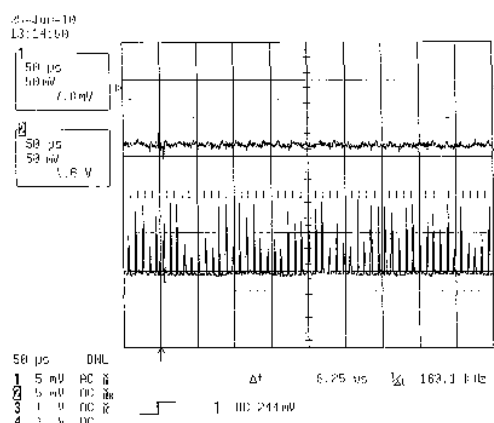


Abbildung 17: Rippel Messung +15/12V

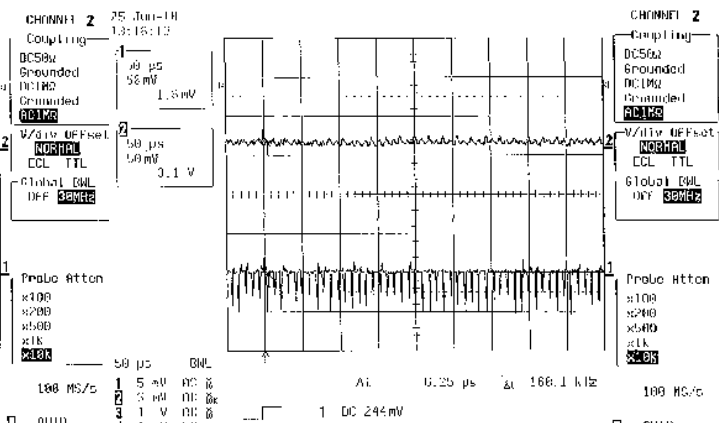


Abbildung 18: Rippel Messung -15/12V

Verbesserungen

Nach dem ersten Prototyp stellten wir einiges fest, was besser gemacht werden könnte.

- Anstelle von einem Analogen Multiplexer einzelne Switch verwenden um Übersprechen zu vermeiden
- AC-DC Kopplung nach dem Impedanzwandler um ESD Schäden am Eingang zu vermeiden.
- Speisungen der Operationsverstärker von $\pm 12V$ auf $10V$ ändern, so könnte man aus den $\pm 12V$ des ATX-Netzteils mit Linearregler $\pm 10V$ machen. Dann könnte man den ganzen Schaltregler sparen. Am Eingang könnte man dann maximal $\pm 8V$ am Eingang messen, respektiv über eine $1x$ Sonde $\pm 16V$.
- Statt schnellem AD-Wandler zwei oder vier langsamere AD-Wandler einsetzen, die dann Phasen-verschoben das selbe Signal abtasten. Dies könnte Unterumständen etwas günstiger sein, als die AD-Wandler die wir einsetzen.
- Im Nachhinein stellten wir fest, dass der A/D-Wandler vermutlich nicht $0-2V$ erwartet sondern $0.5-2.5V$ da er eigentlich für Differentielle-Signale ausgelegt wäre. Leider konnten wir dies aber noch nicht verifizieren. Da es noch Probleme mit dem Digital Teil gibt.
- Beim Bestücken fiel uns auf dass einige Footprints falsch sind. Bei den Trimm-Kondensator, stimmen die Breiten nicht, was dazu führen kann, das nebenstehende Bauteile verdrängt werden. Dies stellten wir noch vor dem fertigen fest, weshalb es bei uns kein Problem gab. Der Halbleiter Switch hat einen falschen Footprint (siehe Abbildung 22) was das Bestücken ziemlich erschwerte. Die Elkos sind 180° verdreht, was zu Verwirrung führen kann und bei C13 wurde ein zu kleiner Footprint gewählt (siehe Abbildung 21). Zudem mussten noch zwei Fäden gezogen werden, da im Schema die Verbindung nicht korrekt gemacht wurde (siehe Abbildung 19 und Abbildung 20).

Zudem sollten noch Belastungstest gemacht werden, wie Maximale Eingangsspannung an beiden Kanälen, maximale Belastungen der Speisungen, etc. Diese wurden weggelassen, da wir zu wenig Zeit hatten und zudem hätten wir dann auch noch mehr Ersatzbauelemente bestellen müssen, falls was schief gelaufen wäre. Allgemein fehlen noch detaillierte Messberichte, die leider auch aus Zeitgründen weggelassen werden mussten.

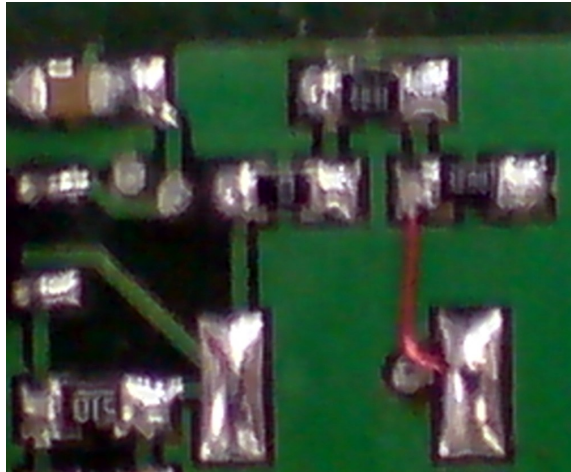


Abbildung 19: Modifikation CHB, Fädel CT4 zu R30/32

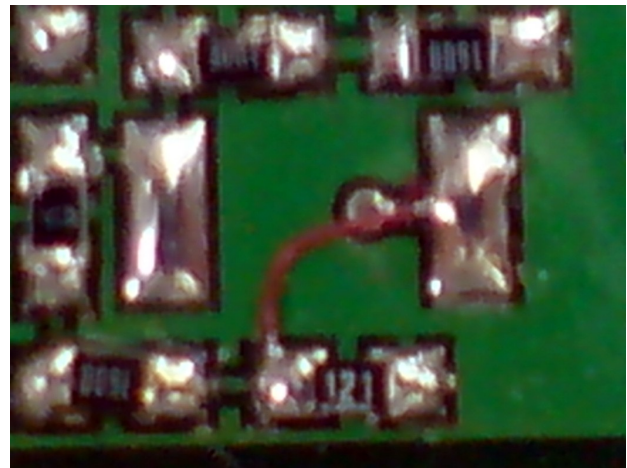


Abbildung 20: Modifikation CHA, Fädel CT8 zu R56/58

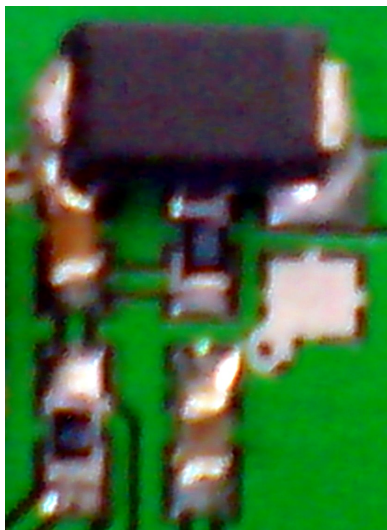


Abbildung 22: Footprint C13



Abbildung 21: Footprint Analog Switch

Fazit

Es war sehr lehrreich, der erste Prototyp funktioniert abgesehen vom Übersprechen auf den zwei gedämpften Signalen relativ gut. Leider hatten wir etwas wenig Zeit um Optimierungen und Verbesserungen auszuprobieren. Wir lernten ausserdem einiges über Oszilloskope, wie z.B. dass die meisten Oszilloskope kein Antialiasing Filter besitzen, dass sie Hohe Eingangsimpedanzen parallel zu Kapazitäten haben, usw.